

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001-68428

(P2001-68428A)

(43)公開日 平成13年3月16日(2001.3.16)

| | | | |
|--------------------------|-------|----------------|-------------------|
| (51)Int.Cl. ⁷ | 識別記号 | F I | テームト* (参考) |
| H 0 1 L 21/265 | 6 0 2 | H 0 1 L 21/265 | 6 0 2 A 4 K 0 2 9 |
| 21/22 | | 21/22 | P |
| // C 2 3 C 14/06 | | C 2 3 C 14/06 | F |

審査請求 未請求 請求項の数8 O L (全 5 頁)

(21)出願番号 特願平11-240172

(22)出願日 平成11年8月26日(1999.8.26)

(71)出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72)発明者 辻 崇

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(74)代理人 100088339

弁理士 篠部 正治

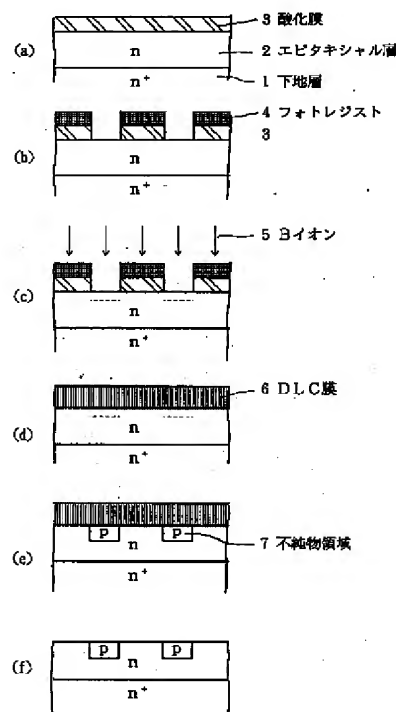
Fターム(参考) 4K029 AA04 AA24 BA55 BB03 BB10
CA05

(54)【発明の名称】 炭化けい素半導体素子の製造方法

(57)【要約】

【課題】イオン注入された不純物を活性化するためのアニール後のSiC表面を清浄かつ平滑に保持し、良好な特性の炭化けい素半導体素子を作製する方法を提供する。

【解決手段】表面層に不純物イオンを注入し、マスク、酸化膜等を除去した表面に、保護膜を堆積して高温アニールをおこなうことにより、表面荒れを防ぐとともに不純物原子の外方拡散による表面からの脱離を抑制する。保護膜には、ダイヤモンドライクカーボン(DLC)膜や、フォトレジストが使用できる。また、フォトレジスト等の有機膜パターンを形成後、その膜を炭化させたグラファイト膜をマスクとして熱拡散法による選択ドーピングをおこなう。



【特許請求の範囲】

【請求項1】炭化けい素結晶板の表面層に不純物のドーピングとその後のアニールにより不純物領域を形成する炭化けい素半導体素子の製造方法において、マスクを用いた選択的なドーピングをおこない、マスクを除去した後、表面に保護膜を堆積してアニールをおこない、アニール後その保護膜を除去することを特徴とする炭化けい素半導体素子の製造方法。

【請求項2】保護膜がダイヤモンドカーボン膜または有機膜であることを特徴とする請求項1に記載の炭化けい素半導体素子の製造方法。

【請求項3】ドーピング方法がイオン注入法またはガス拡散法であることを特徴とする請求項2に記載の炭化けい素半導体素子の製造方法。

【請求項4】保護膜を酸素プラズマにより除去することを特徴とする請求項2または3に記載の炭化けい素半導体素子の製造方法。

【請求項5】炭化けい素結晶板の表面層に不純物のドーピングとその後のアニールにより不純物領域を形成する炭化けい素半導体素子の製造方法において、マスクを用いた選択的なドーピングをおこない、マスクを除去しないまま非酸化性雰囲気アニールをおこなうことを特徴とする炭化けい素半導体素子の製造方法。

【請求項6】マスクが有機膜であることを特徴とする請求項5に記載の炭化けい素半導体素子の製造方法。

【請求項7】ドーピング方法がイオン注入法またはガス拡散法であることを特徴とする請求項6に記載の炭化けい素半導体素子の製造方法。

【請求項8】アニール後酸素プラズマにより炭化けい素したマスクを除去することを特徴とする請求項6または7に記載の炭化けい素半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は炭化けい素（以下SiCと記す）を材料とする半導体素子の製造方法に関する。

【0002】

【従来の技術】近年、けい素（以下Siと記す）に代わる半導体材料の一つとしてSiCが注目されている。SiCは、バンドギャップが4H-SiCで3.25eVと、Siのそれ（1.12eV）に比べて3倍近く大きいので、動作上限温度を高くできる。また、絶縁破壊電界強度が4H-SiCで3.0MV/cmと、Siのそれ（0.25MV/cm）に比べて約1桁大きいので、絶縁破壊電界強度の3乗の逆数で効いてくるオン抵抗が低減され、定常状態で電力損失を低減できる。更に、熱伝導度も4H-SiCで4.9W/cmKとSiのそれ（1.5W/cmK）に比べて3倍以上高いので、熱冷却効果が高く冷却装置を小型化できるという利点も生まれる。飽和ドリフト速度が 2×10^7 cm/sと大きいので、高速動作に

も優れている。

【0003】このようなことからSiCは、電力用半導体素子（以下パワーデバイスと呼ぶ）や高周波デバイス、高温動作デバイスなどへの応用が期待されている。現在、MOSFET、pnダイオード、ショットキーダイオード等が試作され、絶縁耐圧とオン抵抗（＝通電時の順方向電圧／順方向電流）に関してはSiの特性を越えるデバイスが続出している。

【0004】これらの素子作成には、選択された領域において導電型やキャリア濃度を制御する技術が必要である。その方法には、熱拡散法とイオン注入法がある。SiC中においては不純物の拡散係数が非常に小さいため、Si半導体で広く用いられている熱拡散法はSiCには適用が難しい。そのため、SiCでは通常イオン注入法が用いられている。

【0005】注入されるイオン種としては、n型に対しては窒素（以下Nと記す）リン（以下Pと記す）が用いられ、p型に対してはアルミニウム（以下Alと記す）またはほう素（以下Bと記す）が多く用いられる。

【0006】図3（a）～（e）はイオン注入とそれに引き続くプロセスの工程を説明する工程順の断面図である。

【0007】下地層1上にエピタキシャル層2を成長したエピタキシャルウェハを有機溶剤や酸等で前処理した後、酸化膜3を形成する〔図3（a）〕。

【0008】フォトレジスト4を塗布し、酸化膜3をパターニングする〔同図（b）〕。

【0009】Bイオン5を注入する〔同図（c）〕。イオン注入用のマスクとしてはフォトレジストでも良い。しかし、イオン注入による結晶ダメージを最小限に抑えるため時として数100℃～1000℃の雰囲気中においてイオン注入が行われる。その場合は、当然雰囲気温度に耐える材料のマスクでなければならない。

【0010】注入後高温アニールする前に、フォトレジストや酸化膜などを全て除去し、SiC表面が露出した状態にする〔同図（d）〕。これは、その後の高温アニール時にSiC上に熱酸化膜などが堆積されているとSiCとの反応が起こり、エッチングが起こることを防ぐためである。特に、イオン注入された領域には結晶ダメージがあり、各原子間の結合力が弱いので他の領域よりエッチングされやすいので注意が必要である。

【0011】その後、注入された不純物を電気的に活性化するための高温アニールをおこなう〔同図（e）〕。不純物を完全に活性化するためには、Nでは1300℃、Alでは1500℃、Bでは1700℃の高温が必要である。このようにAlはイオン注入後のアニール温度をBより100～200℃程度低くできるが、Bより原子量が大きいためイオン注入時のダメージは大きい。

【0012】また、高温アニール時には、イオン注入したSiCのサンプルは多結晶SiC容器中に入れられ

る。これは、高温における表面近傍の原子の昇華を防止して表面荒れを防ぐためである。

【0013】この後、例えば絶縁ゲート構造のMOS素子の場合には、熱酸化膜を形成する。また、ショットキーダイオードの場合は、ショットキー電極を形成する。

【0014】

【発明が解決しようとする課題】Bのような比較的原子量の小さい原子の場合、イオン注入後の1700℃アニール時にB原子が外方・内方拡散するという問題が発生する。特にイオン注入深さが浅いと、外方拡散により表面からB原子が真空中に抜け出してしまふ。

【0015】また、アニール温度を高くすること、イオン注入ドーズ量を大きくすること、原子量の大きなイオン注入種を注入することのいずれにおいても、ステップバンチングによる表面荒れが激しくなるという問題がある。

【0016】ステップバンチングとは次のような現象のことである。例えば4H-SiCの(0001)面から[11-20]方向に8度程度傾けた(この角度をオフ角度という)下地基板の上に成長したエピタキシャル層で、各原子層が横方向に成長していくため、各原子層の端にある成長ステップが、ある条件下において統合されて、表面の凹凸が激しくなる現象である。

【0017】一方、熱拡散法はイオン注入に比べて工程が少なくて済み、深い接合を容易に形成することができる。しかしながら、先に述べたようにSiC中における不純物の拡散係数は非常に小さい。従って、熱拡散法により接合を形成するためには2000℃近くの高温にする必要があり、そのような高温に耐え、かつパターンニングなどの加工が容易な適当なマスク材料が見当たらないため、これまで拡散法は殆ど実施されなかった。

【0018】このような問題に鑑み本発明の目的は、アニール後のSiC表面を清浄かつ平滑に保ち、良好な特性のデバイスを作製する方法を提供することにある。

【0019】

【課題を解決するための手段】上記の課題を解決するため本発明は、炭化けい素結晶板の表面層に不純物のドーピングとその後のアニールにより逆導電型領域を形成する炭化けい素半導体素子の製造方法において、マスクを用いた選択的なドーピングをおこない、マスクを除去した後、表面に保護膜を堆積してアニールをおこない、アニール後その保護膜を除去するものとする。

【0020】特に、保護膜がダイヤモンドライクカーボン膜(以下DLC膜と記す)または有機膜であるものとする。ドーピング方法はイオン注入法またはガス拡散法のいずれでも良い。

【0021】アニールの高温加熱時にDLC膜や有機膜中のH原子、O原子が脱離し、グラファイト化したC薄膜となる。グラファイトの融点は3550℃であり、熱拡散に必要な温度の2000℃に十分耐え得る。従っ

て、注入されたBの表面からの蒸発を抑制してBの濃度勾配を減少させ、その結果として外方拡散を防止できる。また、表面のSi、C原子がC層の原子と結合しているためにSiCウェハーの最表面の原子の表面拡散を抑制して表面荒れが低減される。

【0022】保護膜の除去方法としては、酸素プラズマにより除去するものとする。

【0023】このC膜はO₂プラズマによりCO、CO₂などとなって除去される。

【0024】炭化けい素結晶板の表面層に不純物のドーピングとその後のアニールにより逆導電型領域を形成する炭化けい素半導体素子の製造方法において、マスクを用いた選択的なドーピングをおこない、マスクを除去しないまま非酸化性雰囲気アニールをおこなっても良い。

【0025】特にマスクが有機膜であるものとする。

【0026】そのようにすれば、拡散の高温加熱時にDLC膜や有機膜中のH原子、O原子が脱離し、グラファイト化したC薄膜となる。グラファイトの融点は3550℃であり、熱拡散に必要な温度の2000℃に十分耐え得る。

【0027】この場合も、マスクの除去方法としては、酸素プラズマにより除去するものとする。

【0028】そうすると、炭化した膜はO₂プラズマによりCO、CO₂などとなって除去される。

【0029】

【発明の実施の形態】以下実施例に基づき、本発明の実施の形態を説明する。

【0030】[実施例1]図1(a)~(f)は本発明第一の製造方法を説明する工程順の断面図である。

【0031】ウェハとしては、(0001)Si面から8°オフした面のn型4H-SiCの下地層1上にエピタキシャル層2を成長したエピタキシャルウェハを用いた。下地層1のキャリア濃度は $1 \times 10^{18}/\text{cm}^3$ であり、エピタキシャル層2のキャリア濃度は $1 \times 10^{16}/\text{cm}^3$ 、厚さ10μmである。

【0032】このウェハー上にならず、1100℃、5時間のパイロジェニック酸化により厚さ30nmの酸化膜3を形成する[図1(a)]。

【0033】ついで、スピニングにより厚さ約5μmのフォトレジスト4を塗布する。100℃のベーキングによりフォトレジスト4と熱酸化膜3との密着性を高めた後、フォトリソグラフィによりフォトレジスト4をパターンニングし、その後バッファードフッ酸により熱酸化膜3の露出部分をエッチングする[同図(b)]。

【0034】その後、室温でBイオン5の注入をおこなう[同図(c)]。加速電圧は30、60、100kV、総ドーズ量は $5 \times 10^{13}/\text{cm}^2$ である。

【0035】イオン注入後、フォトレジスト4は、基板温度100℃においてO₂プラズマアッシングにより除

去する。また、熱酸化膜3をバッファードフッ酸によりすべて除去する。その後、メタン(CH_4)を用いたECR-CVD法により、厚さ約100nmのDLC膜6を成膜する〔同図(d)〕。DLC膜成膜時にSiCウェハからの剥離を防ぐために、内部応力を小さくする必要があり、そのためにはECR-CVD法において成膜中に基板への負バイアスはかけない方がよい。

【0036】その後、Ar雰囲気中で1700℃、30分間のアニールをおこない、注入されたB原子を活性化する。これにより深さ約0.5 μm 、濃度 $1 \times 10^{18} \text{cm}^{-3}$ の不純物領域7が形成される〔同図(e)〕。この時、SiCサンプルは多結晶SiC容器中に入れられる。

【0037】アニール後、DLC膜6を約4分間の O_2 プラズマアッシングにより除去する〔同図(f)〕。アッシングの条件はパワー300W、 O_2 ガス圧50Pa、基板温度100℃である。

【0038】上記のプロセスを実施した表面のAFM(Atomic Force Microscope: 原子間力顕微鏡)観察をおこなったところ、表面粗さRaは約0.3nmであった。この値は、保護膜を被着しないでアニールした場合の表面粗さ3nmに比べ、表面荒さが1/10に低減されたことになる。

【0039】また、同様の条件のイオン注入およびアニールにより、従来のプロセスではBのピーク濃度が50%減少していたのに対し、本発明によるプロセスにおいては20%のピーク濃度の減少に抑えることができた。

【0040】すなわち、本発明の方法では、全面にDLC膜を被着するだけで、表面荒さの低減、濃度の保持に大きな効果が得られたことがわかる。

【0041】なお、DLC膜をスパッタ法により成膜してもよいし、また、DLC膜の代わりにフォトレジストを用いてもよい。

〔実施例2〕図2(a)～(d)は本発明第二の製造方法を説明する工程順の断面図である。

【0042】実施例1と同様に、下地層1上にエピタキシャル層2を成長した4H-SiCウェハを使用した。

【0043】エピタキシャル層2上にスピンコートにより厚さ約5 μm のフォトレジスト4を塗布した後、そのフォトレジスト4のパターニングをおこなって選択的ドーピングを行う部分を露出させる〔図2(a)〕。

【0044】次いで、選択的ドーピングをおこなうための加熱過程で、フォトレジスト4は炭化しグラファイト膜8となるが、熱拡散時のマスクとして十分適用できる〔同図(b)〕。

【0045】2000℃、1時間のドーピングおよび拡散をおこない、不純物領域7を形成する〔同図

(c)〕。ドーピングガス9としては、例えばBの場合にはジボラン[B_2H_6]が使用できる。キャリアガスはArである。この時の拡散深さは、5 μm となる。表面不純物濃度は $1 \times 10^{19} \text{cm}^{-3}$ であった。

【0046】20分間の O_2 プラズマアッシングにより、グラファイト膜9を除去する〔同図(d)〕。

【0047】この場合も表面粗さは0.5nm以下であった。

【0048】この方法では、マスク材料が有機膜であれば良いが、フォトレジストであればパターニングのための加工が容易であるという利点がある。

【0049】なお、ドーピングガス9としては、Alの場合にはトリメチルアルミニウム[$\text{Al}(\text{CH}_3)_3$]が使用でき、同じアニールで拡散深さは約1 μm となる。

【0050】

【発明の効果】以上説明したように本発明によれば、マスクを用いた選択的なドーピングをおこない、マスクを除去した後、表面にダイヤモンドライカーボン膜または有機膜等の保護膜を堆積してアニールをおこない、アニール後その保護膜を酸素プラズマ等により除去することにより、SiC表面を清浄かつ平滑に保ち、良好な特性のSiC半導体デバイスを作製することができる。

【0051】また、フォトレジスト等の有機膜のマスクを用い、そのマスクを炭化させることにより、従来非常に困難であった選択的な拡散が可能になり、数 μm の深さの接合を形成できることを示した。

【0052】従って本発明は、炭化けい素半導体素子の普及、発展に大きな貢献をなすものである。

【図面の簡単な説明】

【図1】(a)～(f)は本発明第一の製造方法による半導体素子の製造工程順の断面図

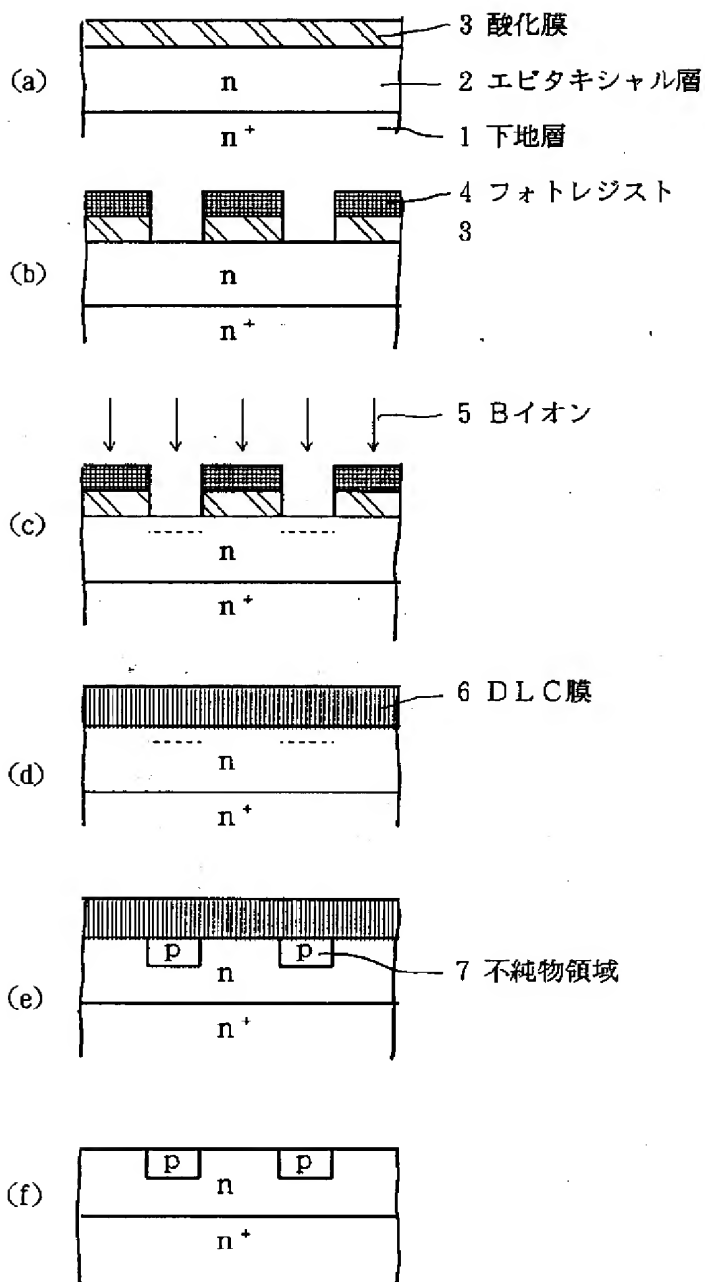
【図2】(a)～(d)は本発明第二の製造方法による半導体素子の製造工程順の断面図

【図3】(a)～(e)は従来の製造方法による半導体素子の製造工程順の断面図

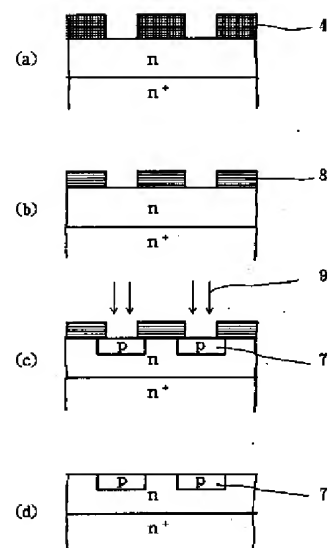
【符号の説明】

- 1 … 下地層
- 2 … エピタキシャル層
- 3 … 熱酸化膜
- 4 … フォトレジスト
- 5 … Bイオン
- 6 … DLC膜
- 7 … 不純物領域
- 8 … グラファイト膜
- 9 … ドーピングガス

【図1】



【図2】



【図3】

